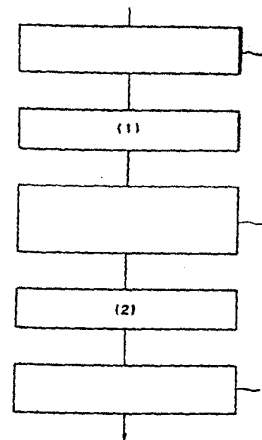


## (54) MANUFACTURE OF SURFACE ACOUSTIC WAVE DEVICE

(11) 2-189011 (A) (43) 25.7.1990 (19) JP  
 (21) Appl. No. 64-7693 (22) 18.1.1989  
 (71) FUJITSU LTD (72) ATSUSHI TANI(1)  
 (51) Int. Cl.<sup>5</sup> H03H3/08

**PURPOSE:** To improve the yield of product and to facilitate the manufacture by providing a process to adjust the thickness of a metallic thin film between a 1st process forming the metallic thin film on a piezoelectric substrate and a 2nd process etching selectively the metallic thin film to form plural transducers.

**CONSTITUTION:** The thickness of the metallic thin film is adjusted at a time between the 1st process 1 and the 2nd process 2 as shown in (1) in figure. The metallic thin film is set to a required thickness in this process to prevent it that the frequency adjustment is finally difficult or the characteristic other than the frequency characteristic is deteriorated thereby improving the yield of product. Since rough frequency adjustment is applied, fine adjustment is enough for the final frequency adjustment to improve the performance of manufacture.



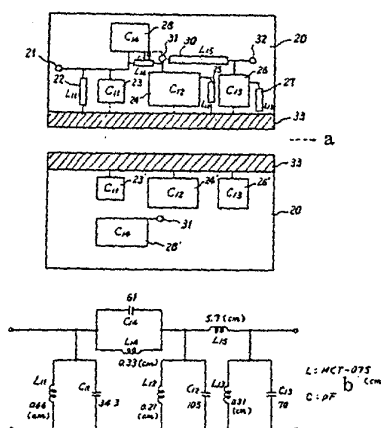
1: forming of metallic thin film on piezoelectric substrate.  
 2: forming of plural IDTs through selective etching of metallic thin film. 3: 3rd process, split piezoelectric substrate with IDTs formed thereupon into plural chips

## (54) LC FILTER

(11) 2-189012 (A) (43) 25.7.1990 (19) JP  
 (21) Appl. No. 64-7739 (22) 18.1.1989  
 (71) OKI ELECTRIC IND CO LTD (72) TOMOKAZU KOMAZAKI(4)  
 (51) Int. Cl.<sup>5</sup> H03H7/01

**PURPOSE:** To obtain a compact LC filter with high performance by employing a small length coaxial cable or a chip dielectric piece as an inductor.

**CONSTITUTION:** Capacitor electrodes 23, 24, 26, 28 are formed to one side of a dielectric base 20 and capacitor electrodes 23', 24', 26', 28' are formed to the other side. Then the capacitor electrodes 23, 23' form a capacitor  $C_{11}$ , the capacitor electrodes 24, 24' form a capacitor  $C_{12}$ , the capacitor electrodes 26, 26' form a capacitor  $C_{13}$ , and the capacitor electrodes 28, 28' form a capacitor  $C_{14}$  respectively. Moreover, semi-rigid cables 22, 25, 27, 29, 30 being small length coaxial cables are fitted to one side of the dielectric base 20 to constitute inductors  $L_{11}$ ,  $L_{12}$ ,  $L_{13}$ ,  $L_{14}$ , and  $L_{15}$  respectively. Thus, the high performance LC filter is obtained.



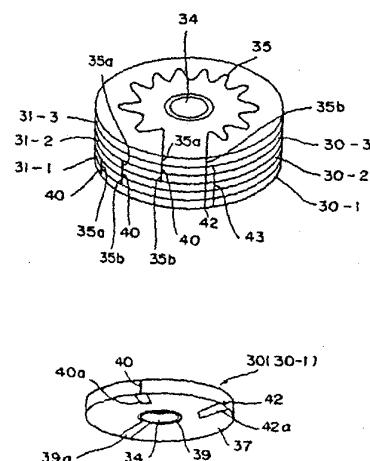
a: indicates wiring on the other side. b: cable length

## (54) CHIP TYPE DELAY LINE

(11) 2-189013 (A) (43) 25.7.1990 (19) JP  
 (21) Appl. No. 64-7690 (22) 18.1.1989  
 (71) FUJITSU LTD (72) MIHARU KATSU  
 (51) Int. Cl.<sup>5</sup> H03H7/34

**PURPOSE:** To attain miniaturization and high density by laminating plural strip bases and dielectric bases alternately.

**CONSTITUTION:** The delay line is constituted by laminating a dielectric base 30-1, a strip line base 31-1, a dielectric base 30-2, a strip line base 31-2, a dielectric base 30-3 and a strip line 31-3 from the lower face side in this order. Thus, each ground pattern is connected to a conductor land 39a and both ends of conductor strip lines connected in series are connected to conductor lands 40a, 42a and the chip type delay line is used for the surface mount use. Since the plural strip line bases are laminated in this way, miniaturization and high density are attained and since most of the electric connection is implemented in incorporating each base, the manufacture efficiency is improved.



34: through-hole

文献3

参考技術

⑦

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-189011

⑬ Int. Cl.<sup>3</sup>

H 03 H 3/08

識別記号

庁内整理番号

7125-5J

⑭ 公開 平成2年(1990)7月25日

審査請求 未請求 請求項の数 2 (全7頁)

⑮ 発明の名称 弾性表面波デバイスの製造方法

⑯ 特 願 平1-7693

⑰ 出 願 平1(1989)1月18日

⑱ 発 明 者 谷

厚 志

神奈川県川崎市中原区上小田中1015番地 富士通株式会社 内

⑲ 発 明 者 岸

正 一

神奈川県川崎市中原区上小田中1015番地 富士通株式会社 内

⑳ 出 願 人 富士通株式会社

㉑ 代 理 人 弁理士 松本 昂

神奈川県川崎市中原区上小田中1015番地

⑦ 001900

12) 301セ

エムテック 関東



明 細 書

1. 発明の名称

弾性表面波デバイスの製造方法

2. 特許請求の範囲

(1) 圧電体基板上に金属薄膜を形成する第一の工程(1)と、

上記金属薄膜を選択的にエッチングして複数のトランスデューサを形成する第二の工程(2)と、

上記トランスデューサが形成された圧電体基板を切断して複数のチップに分割する第三の工程(3)とを備えてなる弾性表面波デバイスの製造方法において、

上記第一及び第二の工程(1,2)間に上記金属薄膜の厚みを調整する工程を設けたことを特徴とする弾性表面波デバイスの製造方法。

(2) 圧電体基板上に金属薄膜を形成する第一の工程(1)と、

上記金属薄膜を選択的にエッチングして複数の

トランスデューサを形成する第二の工程(2)と、  
上記トランスデューサが形成された圧電体基板を切断して複数のチップに分割する第三の工程(3)とを備えてなる弾性表面波デバイスの製造方法において、

上記第二及び第三の工程(2,3)間に上記複数のトランスデューサの各々について周波数調整を行う工程を設けたことを特徴とする弾性表面波デバイスの製造方法。

3. 発明の詳細な説明

要 要

弾性表面波デバイスの製造方法に関し、製品歩留りの向上及び製造作業の容易化を目的とし、

圧電体基板上に金属薄膜を形成する第一の工程と、上記金属薄膜を選択的にエッチングして複数のトランスデューサを形成する第二の工程と、上記トランスデューサが形成された圧電体基板を切断して複数のチップに分割する第三の工程とを備

参考技術

⑦

えてなる弾性表面波デバイスの製造方法において、上記第一及び第二の工程間又は第二及び第三の工程間に上記金属薄膜の厚みを調整する工程を設けて構成する。

#### 産業上の利用分野

本発明は弾性表面波デバイス（以下「SAWデバイス」という。）の製造方法に関する。

SAWデバイスは、特に高速伝送システム（数百Mbits/sec ~ 2.0Gbits/sec）においてタイミング抽出フィルタやバンドパスフィルタを実現するために使用される。この種のSAWデバイスは、弾性表面波を伝搬させる圧電体基板と、電気-弾性波のエネルギー変換を行うためのトランスデューサとから構成される。トランスデューサは、弾性表面波を効率良く駆動・検出するために、圧電体基板上にIC製造技術を利用して形成される。トランスデューサの形状は直接的にSAWデバイスの特性に影響を及ぼすから、トランスデューサの形成工程を含めてSAWデバイスの製造方法の

最適化が模索されている。

尚、トランスデューサとしては、製造性が良好でエネルギー変換効率が高い正規型インターディジタルトランスデューサ（以下「IDT」という。）が最も一般的であるので、IDTにトランスデューサを代表させて以下従来の技術並びに発明の構成、作用及び実施例を説明する。

#### 従来の技術

第5図はSAWデバイスの従来の製造方法を示す工程図、第6図は該工程における各段階の状態を示す図である。以下、経時的に順を追って従来の方法を説明する。

ステップ11では、圧電体材料である例えば水晶の単結晶ロッドから所定の結晶格子面が表出するように所定厚みで第6図(a)に示すような圧電体基板21を切り出す。ステップ12では、第6図(b)に示すように、圧電体基板21の片面に例えば蒸着により均一の厚みでA1等の金属薄膜22を形成する。ステップ13に示すパターン

ニング工程では、金属薄膜22の選択的なエッチングを行って、第6図(c)に示すように、圧電体基板21上に複数のIDT23を形成する。ステップ14では、圧電体基板21をIDT23が形成されていない部分で切断して、複数のチップ24（第6図(d)）に分割する。ステップ15では、第6図(e)に示すように、分割されたチップ24の各々を必要端子数リード25が立設されたベース26に載置固定する。ステップ16では、第6図(f)に示すように、ボンディングワイヤ27によりIDT23とリード25とを電気的に接続する。そして、ステップ17でIDT23の形状を整える等によりこのSAWデバイスの周波数調整を行い、ステップ18で図示しないケースによる封止を行い、ステップ19で最終的な特性試験を行う。

第7図はパターンニング工程（IDTの形成工程）の具体例を示す図である。まず、第7図(a)に示すように、金属薄膜22上にレジスト28を一様に塗布し、レジスト28の上から透明膜29

a及びパターン29bからなるフォトマスク29を被せて例えば紫外線により露光する。露光のレジスト溶剤によりレジスト28の不要部分を溶かし取ると、第7図(b)に示す用に、マスクパターン29bに対応した必要部分にのみレジスト28'が残留する。尚、レジストがポジレジストである場合にはレジストの露光されなかった部分が残留し、レジストがネガレジストである場合にはレジストの露光された部分が残留する。そして、レジスト28'を残留させたまま金属薄膜22のエッチングを行った後、残留レジスト28'を取り去ることによって、第7図(c)に示すように、圧電体基板21上に所望パターンのIDT23を形成することができる。

#### 発明が解決しようとする課題

SAWデバイスを製造するに際して周波数調整が必要とされるのは以下の理由による。一般に、SAWデバイスの周波数特性は、圧電体基板上を伝搬する弾性表面波の伝搬速度により決定され、

この弾性表面波の伝播速度は、圧電体基板の結晶方位並びにIDTのピッチ、厚み及びラインアンドスペース比により決定される。圧電体基板の結晶方位は一旦設定されれば変化する余地はなく、また、IDTのピッチはパターンニングに際してのマスクパターンのピッチに対応しているからこれも変化する余地がなく、従って、IDTの厚みが製造ロット毎に若しくは製造ロット内でばらつくかあるいはパターンニングに際してマスクパターンが金属薄膜に対して傾斜する等によりIDTのラインアンドスペース比がばらつくかしたときに、周波数特性がばらつき、個々のチップについての周波数調整が必要になっている。

ところで、従来方法における周波数調整の時期について考察してみると、分割されたチップをそれぞれベースに載置固定してワイヤボンディングを行った後に周波数調整を行うようにしているの、調整作業が著しく煩雑であるという問題があった。また、例えば圧電体基板上に形成された金属薄膜の厚みの設計値からのずれが大きい場合に

は、実際上周波数調整が困難であるかあるいはあえて周波数調整を行ったときに周波数特性以外の帯域特性等の特性が劣化しそのSAWデバイスを不良品として処理せざるを得ず、製品歩留りが低下してしまう。

本発明はこのような技術的課題に鑑みて創作されたもので、SAWデバイスを製造するに際しての製品歩留りの向上及び製造作業の容易化を目的としている。

#### 課題を解決するための手段

本発明のSAWデバイスの製造方法は、第1図に示すように、圧電体基板上に金属薄膜を形成する第一の工程1と、上記金属薄膜を選択的にエッチングして複数のIDTを形成する第二の工程2と、上記IDTが形成された圧電体基板を切断して複数のチップに分割する第三の工程3とを備えてなる。

そして、第一の方法にあっては、第一の工程1及び第二の工程2間の(1)で示される時期に、

上記金属薄膜の厚みを調整するようにし、第二の方法にあっては、第二の工程2及び第三の工程3間の(2)で示される時期に上記複数のIDTの各々について周波数調整を行うようにしている。

尚、第二の方法におけるIDTについての周波数調整は、具体的には、IDTの厚みを調整するか、あるいはIDT近傍の圧電体基板の厚みを調整することにより行うことができる。

#### 作 用

第一の方法によれば、第一及び第二の工程間に金属薄膜の厚みを調整する工程を設けているので、該工程において金属薄膜を所望の厚みに設定しておくことによって、最終的に周波数調整が困難になりあるいは周波数特性以外の特性が劣化することが防止され、製品歩留りが向上する。また、第一及び第二の工程間に設けられた金属薄膜の厚みを調整する工程により概略的な周波数調整がなされるので、最終的な周波数調整は微調整で済み、製造作業性が向上する。

第二の方法によれば、第二及び第三の工程間にIDTの各々について周波数調整を行う工程を設けているので、第一の方法におけるのと同様にして製品歩留りの向上及び製造作業性の容易化が達成される。

#### 実 施 例

以下本発明の実施例を図面に基づいて説明する。

第2図は第一の方法の実施例を示す工程図である。この実施例の方法が第5図に示される従来の方法と異なる点は、圧電体基板21上に金属薄膜22を形成するステップ12と、金属薄膜22を選択的にエッチングしてIDT23を形成するステップ13との間に、ステップ30として金属薄膜22の厚みを調整する工程を設けたことと、これにより、各々のチップ24に分割した後の周波数調整をステップ17'として周波数調整で済ませていることである。ステップ30における金属薄膜22の厚み調整は、金属薄膜22を予め厚めに形成しておき、これを例えばドライエッチン

グにより一様にエッチングを施すことによって行うことができる。一般に、金属薄膜22の厚みがロット毎(圧電体基板毎)にばらつくことにより生じる周波数特性のばらつきは、IDT23のラインアンドスペース比がロット毎にばらつくことにより生じる周波数特性のばらつきよりも大きいから、ステップ30において金属薄膜22の厚みを調整することは、最終製品の周波数特性を所要の特性に安定化する上で有効である。

第3図はステップ17'における周波数微調整の具体的な方法を説明するための図である。周波数を上昇させる場合には、第3図(a)に示すように、IDT23に対するエッチングレートが圧電体基板21に対するエッチングレートよりも大きくなるようなエッチング条件にてエッチングを行うことによって、IDT23を選択的にエッチングし、単位面積当たりのIDT23の質量を減少させるようにすればよい。一方、周波数を下降させる場合には、第3図(b)に示すように、圧電体基板21に対するエッチングレートがIDT

23に対するエッチングレートよりも大きくなるようなエッチング条件にてエッチングを行うことによって、単位面積当たりのIDT23の等価的な質量を増大させるようにすればよい。

このように周波数調整をエッチングにより行う場合、周波数特性の設計値からのずれが直接的にエッチング時間を左右する。本実施例では、ステップ30において金属薄膜22の段階で厚みの調整を行い周波数特性の設計値からのずれを小さくしているのので、エッチングによる周波数微調整を容易に行うことができる。即ち、一般にSAWデバイスの周波数調整は、エッチングと周波数特性の測定とを交互に繰り返して行うものであるから、本実施例のように周波数微調整に必要とされる調整量が小さい場合には、エッチング及び測定の工数を減少させることができ、製造作業性が良好になる。また、周波数微調整における調整量が少ないということは、周波数調整による周波数特性以外の特性が劣化する恐れがないということであるから、このような特性劣化による不良品の発生を

防止することができ、製品歩留りが向上する。

第4図は第二の方法の実施例を示す工程図である。この実施例の方法が従来方法と異なる点は、圧電体基板21を複数のチップ24に分割するよりも先にステップ40にてそれぞれのIDT23について周波数調整を行い、これにより、前実施例同様最終的な周波数調整をステップ17'における周波数微調整で済ませている点である。ステップ40における周波数調整は、前実施例又は本実施例のステップ17'における周波数微調整に準じて行うことができ、その場合における周波数特性のモニタリングのための配線は、圧電体基板21上のそれぞれのIDT23について仮配線を行うかあるいは測定用プローブを機械的に接触させることにより行うことができる。また、IDT23あるいはその近傍の圧電体基板21についての周波数調整のためのエッチングを行う場合には、該当する部分を除いてマスキング等をしておくとよい。尚、各々のIDTについての周波数調整は、同時に行うこともできるし、一つずつ行うことも

できる。

以上説明した実施例では、チップに分割した後ステップ17'において周波数微調整を行うようにしているが、第2図に示される実施例にあっては金属薄膜の厚みばらつきの周波数特性のばらつきへの寄与度及びステップ13乃至ステップ16の周波数特性への寄与度について、また、第4図に示される実施例にあってはステップ14乃至ステップ16の周波数特性への寄与度について、統計的な処理が可能であれば、ステップ17'における周波数微調整を省略することができる。

なお、実施例の説明では、トランスデューサがIDTであるとしたが、シングルフェーズ型トランスデューサ等の他のトランスデューサであってもよい。

#### 発明の効果

以上説明したように、本発明によれば、チップに分割した後の周波数調整が容易になるから製造作業性が改善され、また、特性劣化による不良品

の発生が防止されるから製品歩留りが向上するという効果を奏する。

#### 4. 図面の簡単な説明

第1図は本発明の原理図、

第2図は本発明第一の方法の実施例を示す工程図、

第3図は本発明実施例における周波数調整（周波数微調整）の説明図、

第4図は本発明第二の方法の実施例を示す工程図、

第5図は従来方法を示す工程図、

第6図は従来方法の説明図、

第7図はIDTの形成工程の説明図である。

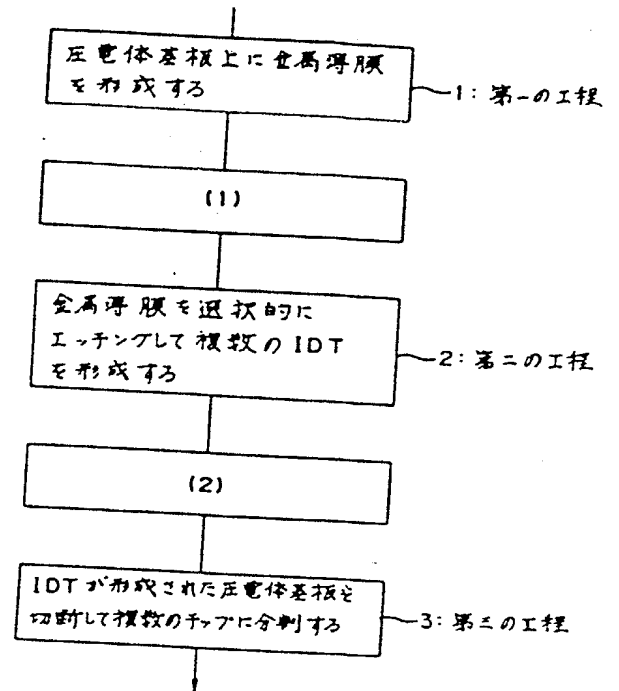
21…圧電体基板、

22…金属薄膜、

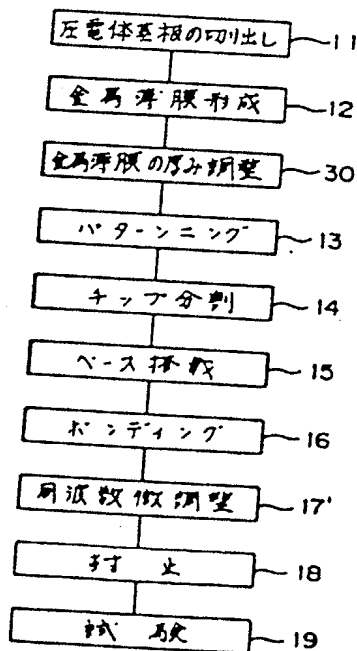
23…IDT、

24…チップ、

26…ベース。

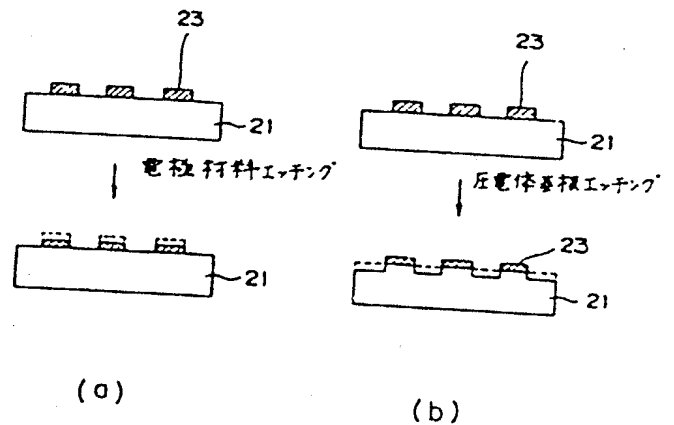


本発明の原理図  
第1図



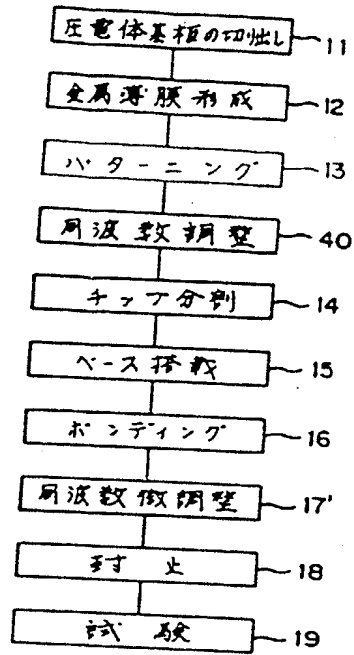
第一の方法の実施例を示す工程図

第2図



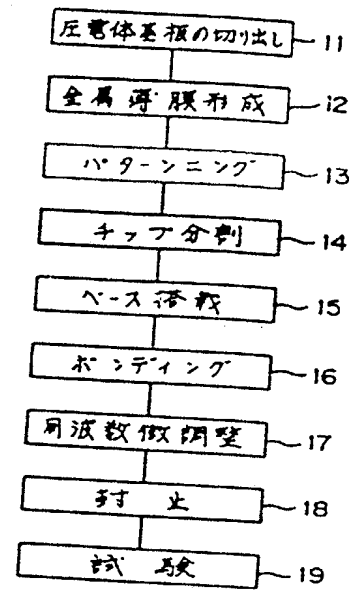
周波数調整の説明図

第3図



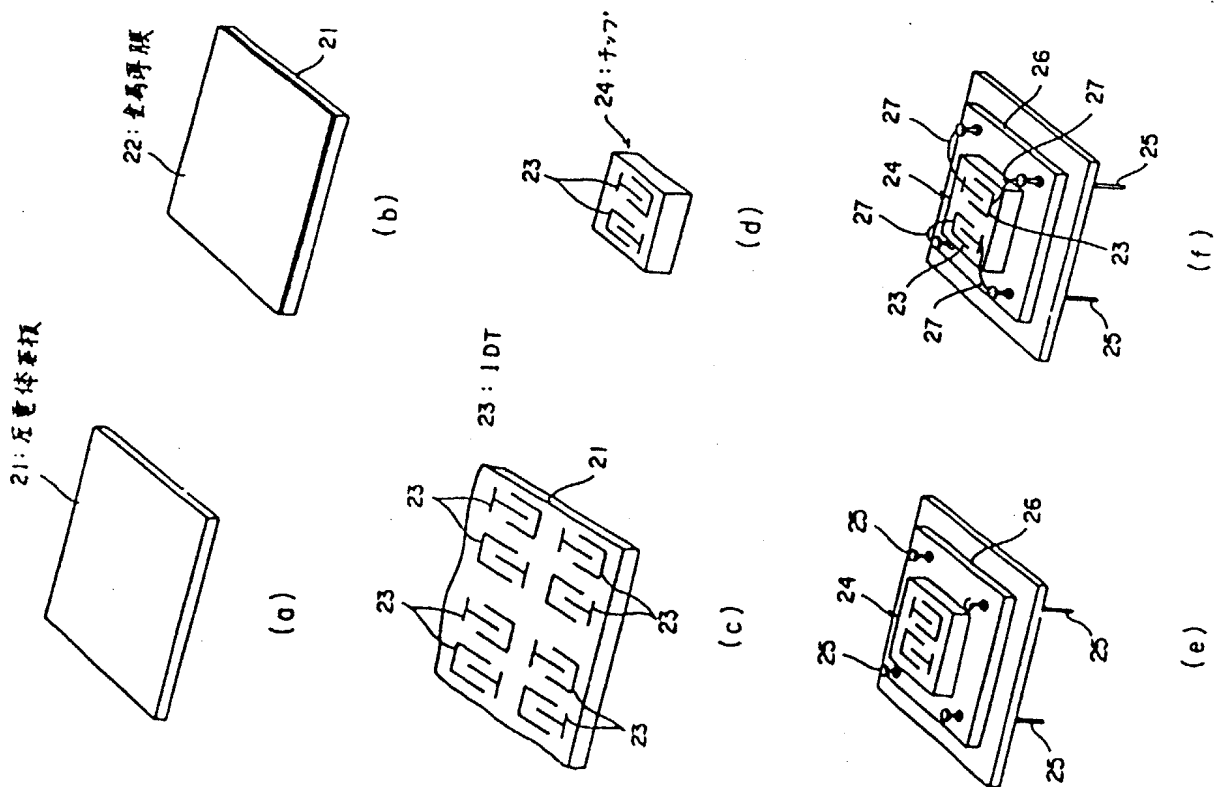
第二の方法の実施例を示す工程図

第 4 図



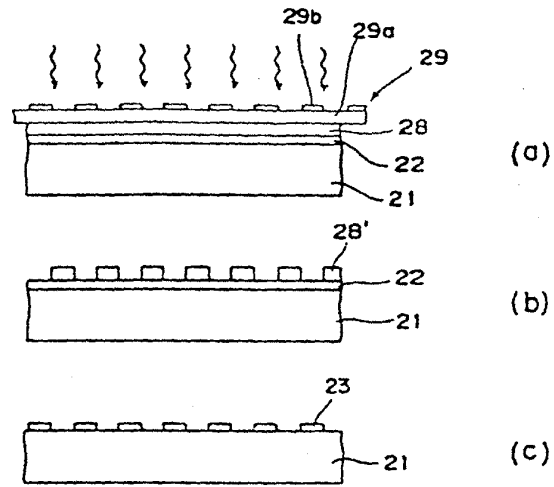
従来の方法を示す工程図

第 5 図



従来の方法の説明図

第 6 図



IDT の形成工程の説明図  
第 7 図